

基于多种群改进量子进化算法的 3D NoC 测试功耗优化

许川佩^{1,2}, 王苏妍^{1,2}

(1 桂林电子科技大学 电子工程与自动化学院, 广西 桂林 541004;

2 广西自动检测技术与仪器重点实验室, 广西 桂林 541004)

摘 要: 针对在测试过程中芯片产生较大的热效应会破坏芯片的可靠性, 本文在进行测试规划获得最短测试时间的基础上, 将测试时间作为约束, 采用多种群改进量子进化算法优化测试功耗, 以降低测试成本, 防止功耗过高造成芯片不可逆的损坏。算法中, 为了避免单一种群不能保证种群多样性, 将多种群操作与算法相结合, 并引入优体交叉策略, 以提高算法的全局寻优能力。以 ITC'02 基准电路作为实验对象, 实验结果表明, 该算法能迅速收敛到最优解, 缩短了测试时间, 提高了测试效率, 并在测试时间约束下, 优化了测试功耗。

关键词: 三维片上网络; 测试功耗; 量子进化算法; 优体交叉; 多种群

中图分类号: TP306

文献标识码: A

文章编号: 1000-7180(2017)08-0017-06

Optimizing Test Power Consumption in 3D NoC Based on Improved Quantum-Inspired Evolutionary Algorithm of Multi Populations

XU Chuan-pei^{1,2}, WANG Su-yan^{1,2}

(1 School of Electronic Engineering and Automation, Guilin University of Electronic Technology, Guilin 541004, China;

2 Guangxi Key Laboratory of Automatic Detection Technology and Instrument, Guilin 541004, China)

Abstract: Considering that the large thermal effect produced by chips in the process of testing will damage the reliability of the chips, in this paper, a new method using improved quantum-inspired evolutionary algorithm of multi populations is proposed to optimize the test power consumption. The proposed method is meant to reduce the test cost and prevent the chip from being damaged due to excessive power consumption. In order to avoid the single population can't guarantee the diversity of populations, this paper combines multiple populations operation with algorithm and adopts the strategy of crossover in excellent individuals to improve the ability of global optimization. Taking ITC02 standard circuit as the test object, the experiment results demonstrate that the proposed method can converge to the optimal solution quickly, which can reduce the total test time and improve the test efficiency, in addition, the test power consumption is optimized under the constraint of the test time.

Key words: 3D NoC; test power consumption; quantum-inspired evolutionary algorithm; crossover of excellent individuals; multi populations

1 引言

随着半导体集成技术和制造工艺的不断发展, 三维片上网络 (Three-Dimensional Network-on-Chip, 3D NoC) 应运而生^[1], 逐渐成为 NoC 发展的主流。3D NoC 提高了系统集成度, 增加了封装密

度, 减小了芯片面积^[2]。然而芯片集成复杂度的提高使得测试愈来愈困难, 在测试过程中, 芯片产生较大的热效应会破坏芯片的可靠性^[3], 因此, 测试功耗的优化变得越来越重要。如何在 3D NoC 的测试过程中合理优化测试功耗成为亟待解决的问题。

文献[4]根据每个核的测试数据包传输时间合

理规划数据包的传输顺序,以提高测试效率,但是测试过程中没有考虑功耗限制问题;文献[5]采用带分复用的测试策略,在功耗和带宽的双重约束下对 3D NoC 进行测试规划研究,提高了带宽利用率,有效地减小了测试时间;文献[6]利用量子进化算法优化 IP 核的测试分配方案,有效缩短了系统的测试时间,但只针对 2D Mesh 结构 NoC. 文献[5-6]虽考虑到功耗限制问题,但没有对功耗性能进行优化.

本文采用带分复用的测试策略,重用 NoC 作为 TAM,基于多种群改进量子进化算法,将测试规划得到的最优测试时间作为约束,合理调度各个 IP 核,以优化测试功耗,防止功耗过高带来芯片不可逆的损坏,从而提高测试效率,降低 3D NoC 总体测试代价.

2 3D NoC 测试规划问题

3D NoC 测试规划的主要目的是在尽可能低占用系统资源的情况下降低系统的测试时间,为了更有效的优化测试功耗,本文首先对 3D NoC 进行测试规划研究,将获得的最优测试时间作为约束条件.

2.1 3D NoC 体系结构

3D NoC 采用三维封装技术将多个二维结构的芯片封装成一个芯片,层与层之间依靠硅通孔(through silicon via, TSV)技术互联^[5],本文针对规则 3D Mesh 结构的 NoC 进行测试研究,体系结构如图 1 所示.

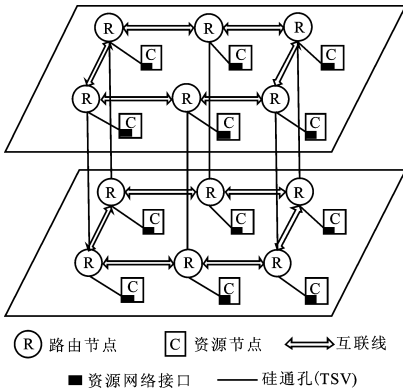


图 1 3D NoC 结构图

2.2 带分复用测试策略

为了提高 TAM 带宽利用率,采用带分复用测试策略^[5],将单一 TAM 根据需要划分为多个子 TAM 分配给 IP 核传输测试数据,实现多核的测试数据能同时共享同一 TAM 并行传输,从而尽快完成测试. 如图 2 所示,图 2(a)是带宽固定下的测试规划方案,图 2(b)是带分复用下的测试规划方案. 图 2(a)、(b)所示规划方案的测试时间分别为 T_a 、

T_b ,其中 $T_b < T_a$,规划(b)优于(a),可见进行带分复用能充分利用 TAM 的带宽资源,提高了数据传输和测试的并行性.

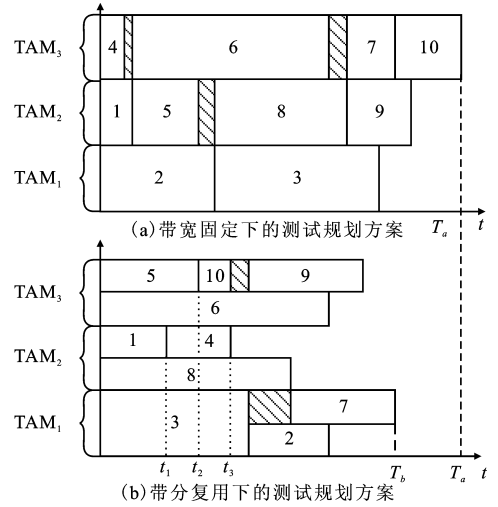


图 2 不同测试策略的规划结果

本文研究的测试规划问题可描述为:在带宽的约束下,采用带分复用的测试策略对 IP 核进行并行测试,找到最佳测试规划方案,使得整体测试时间最优化.

2.3 测试时间函数

系统的测试时间取决于测试时间最长的那条 TAM 的测试时间. 测试时间函数如式(1)所示:

$$T = \max_{1 \leq j \leq M} \left(\sum_{i=1}^N T_{\text{test}i} \cdot x_{ij} + T_{\text{wait}(j)} \right) \quad (1)$$

式(1)中当核 i 被分配到 TAM_j 上时, $x_{ij} = 1$; 否则, $x_{ij} = 0$. $\sum_{i=1}^N T_{\text{test}i} \cdot x_{ij}$ 为分配到 TAM_j 上的所有核(N 为核数量)完成测试的时间, M 为 TAM 的条数. $T_{\text{wait}(j)}$ 表示在测试过程中第 j 条 TAM 上的核在测试节点处由于不满足约束条件的空闲等待总时间. 单个核完成测试的时间 T_{test} 包括核在 xy 通道上的传输时间和 z 方向通过 TSV 的时间以及核的测试时间.

2.4 测试规划功耗模型

总功耗函数如式(2)所示:

$$P_{\text{total}} = \sum_{i=1}^N P_{\text{test}i} \quad (2)$$

式(2)中 P_{total} 表示所有正在测试的核的功耗总和, N 为在测核的数目, $P_{\text{test}i}$ 表示单个核的功耗,如式(3)所示:

$$P_{\text{test}i} = P_{\text{pass}i} + P_{\text{core}i} \quad (3)$$

$P_{\text{core}i}$ 表示第 i 个被测核的测试功耗,是固定常数. $P_{\text{pass}i}$ 表示第 i 个被测核在测试路径中的传输功耗,包括在 xy 方向上的传输功耗 P_{xy} 、 z 方向上的传

输功耗 P_z 和在路由中的功耗 P_r ,如式(4)所示:

$$\begin{aligned} P_{passi} &= nb_{xyi} * P_{xy} + nb_{zi} * P_z + nb_{ri} * P_r \\ &= nb_{xyi} * (P_{xy} + P_r) + nb_{zi} * (P_z + P_r) + P_r \end{aligned} \tag{4}$$

式(4)中 nb_{xyi} 、 nb_{zi} 和 nb_{ri} 分别表示第 i 个核的测试路径中 xy 通道数、 z 通道数和路由器数。 P_{xy} 、 P_z 、 P_r 分别为测试数据通过 xy 通道、 z 通道和路由器时的传输功耗,与给定的 NoC 系统有关,本文设定 $P_z = 0.1$, $P_{xy} = 2$, $P_r = 10$ 。

2.5 带宽约束函数

在任一测试节点 t ,分配到 TAM_j 上的 IP 核测试数据占用带宽的约束函数如下:

$$W'_{total(j)} = \sum_{i=1}^n W_{coreij} \leq W_{TAM(j)} \tag{5}$$

式(5)中 $W'_{total(j)}$ 为在测试节点 t , TAM_j 上核的测试数据占用总带宽, $W_{TAM(j)}$ 为 TAM_j 的带宽。

3 测试调度问题

本文采用重用 NoC 作为测试访问机制 (Test Access Mechanism, TAM),即通过重复使用 NoC 中的路由节点和通信链路作为 TAM 进行测试数据的传输,以减小硬件开销,降低测试成本。但基于 NoC 重用的测试方法由于受到资源限制,测试调度问题变得非常重要。合理的调度方案影响系统总体测试时间与测试功耗,如图 3 所示。

图 3(a)、(b)是相同测试规划方案下的两种不同的测试调度方案,其测试时间分别为 T_a 、 T_b ,其中 $T_a < T_b$;图 3(a1)、(b1)分别是调度方案(a)、(b)的测试功耗,分别为 P_a 、 P_b ,其中 $P_a < P_b$ 。综合考虑测试时间和测试功耗,调度方案(a)优于方案(b),可见合理的调度方案可以有效地降低了系统测试时间和测试功耗。

为了在测试规划后得到的最优测试时间的前提下,选取总体测试功耗最小的调度方案,本文利用双种群改进量子进化算法对 IP 核进行测试研究,以提高测试效率,减小测试功耗。

4 基于双种群改进量子进化算法的测试功耗优化

3D NoC 测试规划属于 NP 难问题,将经过测试规划后得到的最优测试时间作为约束条件,如何确定合理的测试调度方案,对 3D NoC 测试功耗进行优化也属于 NP 难问题,而量子进化算法是一种高精度的寻优算法,利用该算法,可以迅速而且准确地

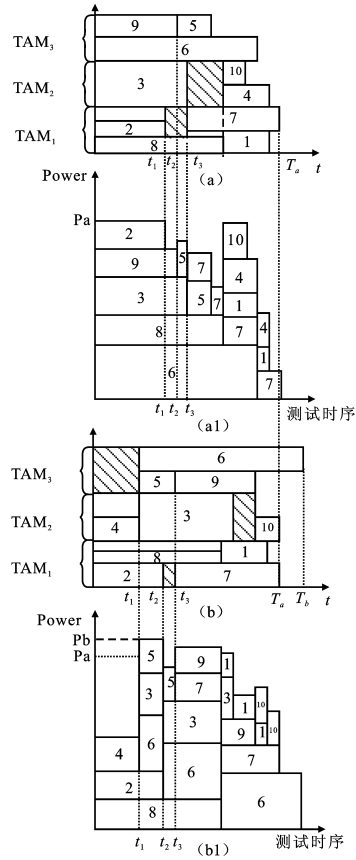


图 3 不同调度方案的测试结果

找到最佳测试方案,从而有效的优化系统的测试功耗。

4.1 量子进化算法

量子进化算 (Quantum-Inspired Evolutionary Algorithm, QEA)^[7]中量子信息的基本存储单元是量子比特,通常用 $|0\rangle$ 和 $|1\rangle$ 表示微观粒子的两种基本状态,一个量子比特可表示为:

$$|\varphi\rangle = \alpha |0\rangle + \beta |1\rangle \tag{6}$$

式中 α 和 β 均为复数,分别表示状态 $|0\rangle$ 和 $|1\rangle$ 的概率幅,并且满足归一化,即 $\alpha^2 + \beta^2 = 1$ 。

量子进化算法中利用量子旋转门实现对个体更新,其矩阵表示方式为:

$$U(\Delta\theta) = \begin{bmatrix} \cos(\Delta\theta) & -\sin(\Delta\theta) \\ \sin(\Delta\theta) & \cos(\Delta\theta) \end{bmatrix} \tag{7}$$

通过量子旋转门更新后的量子比特可以由下式推导得到:

$$|\varphi'\rangle = U(\Delta\theta) |\varphi\rangle = \begin{bmatrix} \cos(\Delta\theta) & -\sin(\Delta\theta) \\ \sin(\Delta\theta) & \cos(\Delta\theta) \end{bmatrix} \begin{bmatrix} \cos\theta \\ \sin\theta \end{bmatrix} \tag{8}$$

可以得出利用量子旋转门更新个体只需将个体原先基态的角度加上旋转门的角

过程.

4.2 改进量子进化算法

本文采用改进的量子进化算法,即一种多进制概率角复合位编码量子进化算法^[8](Multinary Compound States of Probability Angle Coded Quantum-Inspired Evolutionary Algorithm, MQEA),以有效的求解多进制编码问题.

在改进量子进化算法中量子位可以以一对概率角表示为

$$|\varphi\rangle = [\varphi_1 \quad \varphi_2]^T \quad (9)$$

式中, $\varphi_1 + \varphi_2 = 90, 0 < \varphi_1, \varphi_2 < 90$.

更新操作时,在量子旋转门的作用下量子位发生旋转,导致概率幅发生变化,其实质是改变观测到 0 与 1 的概率,故可将旋转门对概率幅的作用等效为概率角 φ_1 和 φ_2 分别增减 $\Delta\theta$.

式(9)以两个角度 φ_1 与 φ_2 作二进制编码,同理可以用 $\varphi_1, \varphi_2, \dots, \varphi_k$ 作 k 进制编码,即构成了多进制概率角复合位编码量子进化算法的编码形式,与概率幅构成的量子位编码对应,将这种新的编码方式称为概率角复合位编码. 一个概率角复合位表示为 $[\varphi_1 \quad \varphi_2 \quad \dots \quad \varphi_k]^T, \varphi_1 + \varphi_2 + \dots + \varphi_k = 45 * k$ 且 $0 < \varphi_1, \varphi_2, \dots, \varphi_k < 45 * k$. 采用这种编码的一个个体表示为:

$$\begin{bmatrix} \varphi_{11} & \varphi_{12} & \dots & \varphi_{1m} \\ \varphi_{21} & \varphi_{22} & \dots & \varphi_{2m} \\ \dots & \dots & \dots & \dots \\ \varphi_{k1} & \varphi_{k2} & \dots & \varphi_{km} \end{bmatrix},$$

$$\varphi_{1i} + \varphi_{2i} + \dots + \varphi_{ki} = 45 * k$$

$$\text{且 } 0 < \varphi_{1i}, \varphi_{2i}, \dots, \varphi_{ki} < 45 * k \quad (10)$$

4.3 基于多种群改进量子进化算法的测试功耗优化

4.3.1 编码

多进制编码方式可以有效减少对个体反复地编码和解码,加快了算法的运行速率. 设 3D NoC 维数为 $M * N * L$, 假设有 n 个待测 IP 核, m 条 TAM, 第 t 代 IP 核分配方案的种群为: $Q(t) = \{q'_1 \quad q'_2 \quad \dots \quad q'_w\}$, 其中, w 为种群的大小. 用多进制概率角复合位编码表示种群中第 k 个个体为:

$$q'_k = \{q'_{k0} \quad q'_{k1} \dots q'_{kB}\}.$$

式中,第 0 条染色体 q'_{k0} 包含 IP 核分配到各条 TAM 的信息,第 1 条染色体 q'_{k1} 包含 TAM1 上各 IP 核测试数据包在 TAM1 上的传输顺序,同理,第 B 条染色体 q'_{kB} 包含 TAMB 上各 IP 核测试数据包在 TAMB 上的传输顺序(其中, $B = 1, 2, \dots, m$).

$$q'_{k0} = \begin{bmatrix} p'_{k011} & p'_{k012} & \dots & p'_{k01n} \\ p'_{k021} & p'_{k022} & \dots & p'_{k02n} \\ \dots & \dots & \dots & \dots \\ p'_{k0m1} & p'_{k0m2} & \dots & p'_{k0mn} \end{bmatrix}$$

$$\sum_{i=1}^m p'_{k0ij} = 45 \times m \quad (11)$$

式中 $i = 1, 2, \dots, m; j = 1, 2, \dots, n$.

$$q'_{kg} = \begin{bmatrix} p'_{kg11} & p'_{kg12} & \dots & p'_{kg1y} \\ p'_{kg21} & p'_{kg22} & \dots & p'_{kg2y} \\ \dots & \dots & \dots & \dots \\ p'_{kgyy} & p'_{kgy2} & \dots & p'_{kgyy} \end{bmatrix}$$

$$\sum_{i=1}^y p'_{kgyj} = 45 \times y \quad (12)$$

式中 $i = 1, 2, \dots, y; j = 1, 2, \dots, y$.

其中 $g = 1, 2, \dots, B, y$ 表示分配到第 B 条 TAM 上 IP 核的个数.

在第 0 条染色体 q'_{k0} 中, p'_{k0ij} 表示第 j 个 IP 核分配到第 i 条 TAM 的概率角大小, n 个量子比特位表示将 n 个待测 IP 核分配到各条 TAM 上进行测试的方案,每个量子比特位都有 m 个量子态,表示有 m 条 TAM. 其中, q'_{k0} 的观测值必须包含所有 TAM 编号并且不能包含除所有 TAM 编号以外的数字.

在第 B 条染色体 q'_{kB} 中($B = 1, 2, \dots, m$), p'_{kBij} 表示分配到第 B 条 TAM 上的第 j 个 IP 核的测试数据包在 TAMB 上的传输顺序为 i 的概率角大小. q'_{kB} 必须与 q'_{k0} 给出的分配方案相对应,且 q'_{kB} 的观测值必须为不重复的整数.

设计数组 $T_s[n] = [T_{s1}, T_{s2}, \dots, T_{sn}]$, $T_e[n] = [T_{e1}, T_{e2}, \dots, T_{en}]$, 分别记录每个 IP 核测试起始、结束时刻. T_{si} 表示每个 IP 核测试起始时刻, T_{ei} 表示每个 IP 核测试结束时刻, 其中 $1 \leq i \leq n$, n 为待测核的数量. 并用数组 $\text{Power}[n] = [P_1, P_2, \dots, P_n]$ 记录各个测试时序的结束功耗, P_i 表示测试时序 t_i 的结束功耗大小, 其中 $1 \leq i \leq n$, n 为待测核的数量, P_i 为 0 表示该时序不存在. 例如在图 2(a1) 中, P_a 表示测试时序 t_1 的结束功耗, 系统测试总功耗由结束功耗最大的时序决定.

4.3.2 算法操作

(1) 个体适应度值计算

本文以完成一个个体的测试所用的时间作为个体适应度值, 个体测试时间采用式(1)进行计算.

(2) 种群观测

在概率角复合位编码量子进化算法中, 观测操作得到的是确定的 k 进制数, 产生一个随机数 $f \in$

$[0, 45 * k]$, 根据 f 所在的位置确定观测值. 以 $k = 5$ 为例, 随机产生一个 $f \in [0, 225]$, 假设产生 $f = 140$, 由于 $\varphi_1 + \varphi_2 + \varphi_3 < r < \varphi_1 + \varphi_2 + \varphi_3 + \varphi_4$, f 落在了区域 φ_4 内, 故此时观测值为 3.

(3) 多种群个体更新

为了避免单一种群不能保证多样性的弊端, 考虑到多个种群间的相互竞争和相互合作的关系, 本文将多种群操作引入 4.2 节所述的改进量子进化算法, 采用一种多种群改进量子进化算法.

更新操作中, 利用量子旋转门动态调整策略更新个体, 复合位中观测值对应的概率角减小 $\Delta\theta$, 最优解对应的概率角增大 $\Delta\theta$, 同时保证变化后的概率角为非负值. 概率角变化查询表如表 1 所示, 本文设计概率角大小随进化代数动态变化, 表中的 x_i 与 b_i 分别表示某个体观测解 x'_j 和当前最优解 b_j 中第 i 位的值.

表 1 概率角变化查询表

$x_i = b_i$	$f(x) \geq f(b)$	$\Delta\theta$
false	false	delta
true	false	0
false	true	0
true	true	0

其中, 本文对分配种群以测试时间最优个体作为种群进化的指导方向, 调度种群以测试功耗最优个体作为种群进化的指导方向. 以保证在测试规划得到的最优时间约束下系统测试功耗最优.

(4) 量子交叉

在量子进化算法中, 量子交叉操作可以增加种群多样性, 避免算法未成熟收敛. 由于随机地选择交叉个体会破坏种群的优良模式, 因此, 本文提出一种优体交叉策略, 具体操作方法如下:

①以一定的概率从观测种群中选取适应度值大的若干个体.

②对选出的个体按确定的方法进行量子交叉(本文采用多点交叉), 并判断个体是否合格.

③对交叉后的新个体按原选出比例分配到种群中.

这种改进策略只针对种群中优秀的个体, 因此能够防止个体因交叉而丢失优良信息, 同时又能使个体产生新模式而增加活力, 从而增强了算法的局部寻优能力, 避免陷入局部极值.

4.4 算法流程

算法实现主要流程如图 4 所示, 包括种群初始化、种群观测、适应度值计算、个体更新、量子交叉等步骤.

(1) 分配种群、调度种群初始化

将初始化种群中的个体设定为各个状态的等概率叠加, 即各条染色体的各个复合位的概率角均初始化为 45° .

(2) 种群观测

利用 4.3.2 中的方法对种群中每个个体进行观测操作.

(3) 适应度值与功耗值计算

根据式(1)计算个体完成一次测试的时间. 根据式(3)计算个体完成一次测试的功耗.

(4) 个体更新

利用 4.3.2 介绍的方法对个体进行更新.

(5) 量子交叉

利用 4.3.2 介绍的方法实施交叉操作, 交叉概率设置为 0.1.

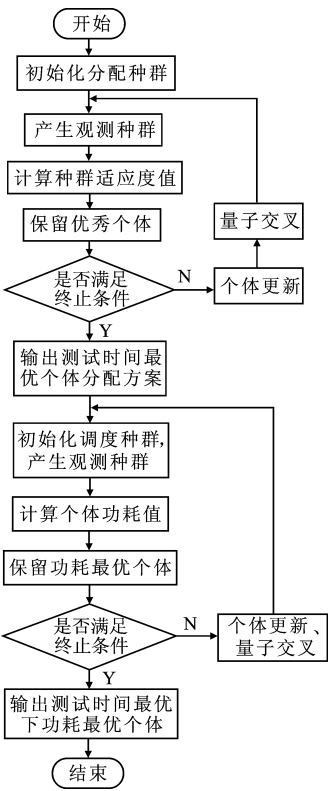


图 4 算法流程图

5 实验结果及分析

本文以 ITC'02 测试标准电路作为实验测试对象, 设计了 $3 * 3 * 3$ Mesh 结构的 3D NoC 系统, 将 $2 * d695$ 标准电路分配在系统中.

为了验证引入多种群与优体交叉策略的有效性, 以及在测试时间约束下, 利用多种群改进量子进化算法优化测试功耗, 本文分别进行了测试功耗优化实验和算法改进策略验证实验.

(1)测试功耗优化实验

图 5 是将测试规划得到的最优测试时间作为约束,利用多种群改进量子进化算法合理调度有限的资源,优化测试功耗的结果。

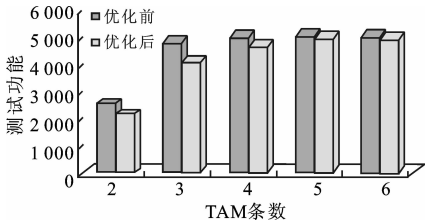


图 5 测试功耗优化结果

由图 5 可以得出,在测试时间约束下,通过合理优化调度方案,减小了系统总测试功耗.在不同条 TAM 下,随着并行测试的 TAM 条数增加,测试功耗增加;在 TAM 条数为 2、3、4 时,测试功耗的优化幅度较大,当 TAM 条数增加到 4 条以上时,优化幅

度减小.这是由于当 TAM 条数增加到一定数量,由于带宽约束,路径冲突的影响,使得能够参加测试的 TAM 数量有限,出现一部分的 TAM 闲置,此时测试时间趋于稳定,测试功耗趋于稳定,测试功耗优化幅度减小.

由此表明,在 TAM 条数较少的情况下,通过对最优分配下调度方案的合理优化,可以有效的优化测试功耗.

(2)算法改进策略验证实验

表 2 给出了本文加入改进策略的算法(IMQAE)与文献[8]中未加入改进策略算法(MQAE)的测试结果.

由表 2 可以看出,采用本文加入改进策略的算法在测试时间和收敛代数方面与 MQAE 相比都有所优化,表明多种群操作和优体交叉策略有效的增加了种群多样性,加快了收敛速度,提高了全局寻优能力.

表 2 算法改进的比较结果

测试电路	TAM 条数	测试时间			收敛代数		
		IMQAE	MQAE	优化率/%	IMQAE	MQAE	优化率/%
2 * d695	2	28 626	31 937	10. 4	251	272	7. 7
	3	19 732	22 005	10. 3	235	259	9. 3
	4	17 316	20 025	13. 5	243	263	7. 6
	5	16 964	19 612	13. 5	259	271	4. 4
	6	16 937	19 603	13. 6	265	276	3. 9

6 结束语

本文采用带分复用的测试策略,基于多种群改进量子进化算法,在测试时间的约束下优化测试功耗.选取 ITC’02 基准电路为测试对象,实验结果证明,在最优测试规划方案下,通过合理优化调度种群,可以有效的减小测试功耗;实验结果证明,加入多种群操作和优体交叉策略的改进量子进化算法可以有效的增加种群多样性,提高算法寻优速度与寻优能力,避免算法陷入早熟收敛.

参考文献:

[1] Fccro B S, Pande P P, Networks-on-Chip in a three-dimensional environment; a performance evaluation [J]. IEEE Transactions on Computers, 2009, 58(1): 32-45.

[2] Cheng Y Q, Zhang L, Han Y H, et al. TSV minimization for circuit-partitioned 3D SoC test wrapper design[J]. Journal of Computer Science and Technology, 2013, 28(1): 119-128.

[3] 欧阳一鸣,冯伟,梁华国. 功耗限制下的 NoC 测试端口

的优化选择方法[J]. 计算机应用, 2008, 28(4):1026-1028.

[4] Cota E, Zeferion C, Kreutz M, et al. The impact of NoC reuse on the testing of core-based system[C]// VLSI TestSymposium 2003. Napa Valley, California, 2003:128-133.

[5] 许川佩,凌景. 基于 ICEA 的 3D NoC 测试规划研究[J]. 微电子学与计算机, 2016,33(7): 74-78.

[6] 许川佩,赵龙. 基于改进量子进化算法的 NoC 测试规划研究[J]. 微电子学与计算机, 2014,31(12): 23-27.

[7] 钱洁,郑建国,张超群,等. 量子进化算法研究现状综述[J]. 控制与决策,2011,26(3):321-326.

[8] 申抒含,金炜东. 多进制概率角复合位编码量子进化算法[J]. 模式识别与人工智能, 2005, 18(6): 657-663.

作者简介:

许川佩 女,(1968-),教授. 研究方向为集成电路测试、自动测试总线与系统.

王苏妍(通讯作者) 女,(1990-),硕士研究生. 研究方向为集成电路测试. E-mail: 250230715@qq. com.